

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-208773

(P2000-208773A)

(43) 公開日 平成12年7月28日 (2000.7.28)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
H 0 1 L 29/786		H 0 1 L 29/78	6 1 6 U 2 H 0 9 2
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136	5 0 0 5 F 0 3 3
H 0 1 L 21/3205		H 0 1 L 21/88	M 5 F 1 1 0
		29/78	6 1 7 L

審査請求 未請求 請求項の数14 O L (全 9 頁)

(21) 出願番号 特願平11-7050

(22) 出願日 平成11年1月13日 (1999.1.13)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 渡部 卓哉

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 八重樫 裕之

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 100077517

弁理士 石田 敬 (外4名)

最終頁に続く

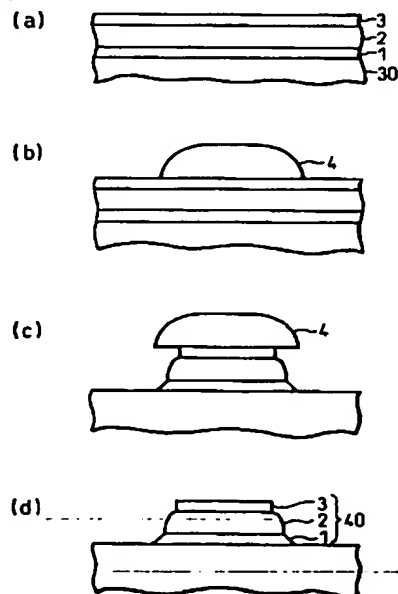
(54) 【発明の名称】 薄膜トランジスタ及びその製造方法

(57) 【要約】

【課題】 Al等の低抵抗材料を高融点金属と積層した電極における抵抗上昇とオーバーハング形状のない薄膜トランジスタとその製造方法を提供する。

【解決手段】 Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配線層2を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層1と、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又は又はこれらの金属の合金に窒素を含有させた材料の上層配線層3とで挟んだ積層配線構造を使用し、下層配線層1と上層配線層3とで異なる金属又は合金を用いるか、あるいは、上層及び下層配線層1、3で同一の金属又は合金に窒素を含有させた材料を使用し、それらの窒素含有量が異なるようにする。

図3



1...合金系Al層
2...Al層
3...合金系Mo層
40...ゲート電極

【特許請求の範囲】

【請求項 1】 絶縁性基板上に少なくともゲート電極及びこれに接続された走査線、ゲート絶縁膜、半導体層、ソース・ドレイン電極及びこれに接続された信号線を配した薄膜トランジスタであって、(1)ゲート電極及び／又は走査線と、(2)ソース・ドレイン電極及び／又は信号線のうち少なくとも一方は、Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の上層配線層とで挟んだ積層構造を含み、且つ、この積層構造の下層配線層と上層配線層で用いられる金属又は合金が異なっていることを特徴とする薄膜トランジスタ。

【請求項 2】 前記ゲート電極及び／又は走査線が前記積層構造を含み、その主配線層材料がAl、下層配線層材料が窒素を含有するAl、上層配線層材料が窒素を含有するMoである、請求項 1 記載の薄膜トランジスタ。

【請求項 3】 前記ソース・ドレイン電極及び／又は信号線が前記積層構造を含み、その主配線層材料がAl-Nd合金、下層配線層材料が窒素を含有するTi、上層配線層材料が窒素を含有するMoである、請求項 1 又は 2 記載の薄膜トランジスタ。

【請求項 4】 絶縁性基板上に少なくともゲート電極及びこれに接続された走査線、ゲート絶縁膜、半導体層、ソース・ドレイン電極及びこれに接続された信号線を配した薄膜トランジスタであって、(1)ゲート電極及び／又は走査線と、(2)ソース・ドレイン電極及び／又は信号線のうち少なくとも一方は、Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、この下層配線層と同一の金属又は合金に窒素を含有させた材料の上層配線層とで挟んだ積層構造を含み、且つ、この積層構造の下層配線層と上層配線層の材料の含有する窒素量が異なっていることを特徴とする薄膜トランジスタ。

【請求項 5】 前記ゲート電極及び／又は走査線が前記積層構造を含み、その主配線層材料がAl、下層配線層材料及び上層配線層材料が窒素を含有するMoである、請求項 4 記載の薄膜トランジスタ。

【請求項 6】 絶縁性基板上に少なくともゲート電極及びこれに接続された走査線、ゲート絶縁膜、半導体層、ソース・ドレイン電極及びこれに接続された信号線を配した薄膜トランジスタであり、(1)ゲート電極及び／又は走査線と、(2)ソース・ドレイン電極及び／又は信号線のうち少なくとも一方は、Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配

線層を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の上層配線層とで挟んだ積層構造を含み、且つ、この積層構造の下層配線層と上層配線層で用いられる金属又は合金が異なる薄膜トランジスタの製造方法であって、当該積層構造の下層配線層材料膜、主配線層材料膜及び上層配線層材料膜を順次成膜し、得られた積層膜をパターニングして、当該積層構造の配線層を形成する工程を含む薄膜トランジスタ製造方法。

【請求項 7】 前記積層膜のパターニングを同一エッチャントで一括して行う、請求項 6 記載の方法。

【請求項 8】 前記上層配線材料膜と主配線層材料膜のパターニングをウェットエッチングにより一括して行い、次いで前記下層配線層材料膜のパターニングをドライエッチングにより行う、請求項 6 記載の方法。

【請求項 9】 前記ゲート電極及び／又は走査線が前記積層構造を含み、その主配線層材料がAl、下層配線層材料が窒素を含有するAl、上層配線層材料が窒素を含有するMoである、請求項 6 又は 7 記載の方法。

【請求項 10】 前記ソース・ドレイン及び／又は信号線が前記積層構造を含み、その主配線層材料がAl-Nd合金、下層配線層材料が窒素を含有するTi、上層配線層材料が窒素を含有するMoである、請求項 6 又は 8 記載の方法。

【請求項 11】 絶縁性基板上に少なくともゲート電極及びこれに接続された走査線、ゲート絶縁膜、半導体層、ソース・ドレイン電極及びこれに接続された信号線を配した薄膜トランジスタであり、(1)ゲート電極及び／又は走査線と、(2)ソース・ドレイン電極及び／又は信号線のうち少なくとも一方は、Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、この下層配線層と同一の金属又は合金に窒素を含有させた材料の上層配線層とで挟んだ積層構造を含み、且つ、この積層構造の下層配線層と上層配線層の材料の含有する窒素量が異なる薄膜トランジスタの製造方法であって、当該積層構造の下層配線層材料膜、主配線層材料膜及び上層配線層材料膜を順次成膜し、得られた積層膜をパターニングして、当該積層構造の配線層を形成する工程を含む薄膜トランジスタ製造方法。

【請求項 12】 前記積層膜のパターニングを同一エッチャントで一括して行う、請求項 11 記載の方法。

【請求項 13】 前記上層配線材料膜と主配線層材料膜のパターニングをウェットエッチングにより一括して行い、次いで前記下層配線層材料膜のパターニングをドライエッチングにより行う、請求項 11 記載の方法。

【請求項 14】 前記ゲート電極及び／又は走査線が前記積層構造を含み、その主配線層材料が Al、下層配線層材料及び上層配線層材料が窒素を含有する Mo である、請求項 11 又は 12 記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、配線構造を改良した薄膜トランジスタ、とりわけ液晶表示装置に広く用いられる薄膜トランジスタと、その製造方法に関する。

【0002】

【従来の技術】近年、液晶表示装置は大型化、高精細化が進み、その回路に用いられる配線は低抵抗化が要求されている。図 1 は従来技術による薄膜トランジスタの断面構造を示したものであるが、高精細向けの薄膜トランジスタ（以下 TFT と記す）は低抵抗化の要求に対応して、Al 配線材料を用いることが多い。一例として、図 1 中の 31 は、そのような Al 配線材料 17 を使ってガラス基板 30 上に形成したゲート電極を示している。しかし Al は後工程での加熱によりヒロックが発生して Al 配線と接する絶縁膜の絶縁耐圧を悪化させる傾向があるので、これを防止するため、通常、図中 18 で示すように例えば Ti のような高融点金属でキャップする構造がとられる。また、ソース・ドレイン電極 32、33 において Al を用いる場合、コンタクト層である n+ 型の非晶質 Si 層 22 との良好なコンタクトの形成と Al の拡散を防止するためのバリア層 19 と、やはりヒロック防止のためのキャップ層 21 で Al 層 20 を挟み込む構造がとられる。なおキャップ層 21 は、液晶表示装置の画素電極 23 との良好なコンタクトを形成するためにも必要である。

【0003】しかし、このような構造においては、以下に示すような問題が発生する。すなわち、ゲート電極 31 においては比較的高い抵抗を示す高融点金属のキャップ層 18 と Al 層 17 の間で後工程の熱処理によって相互拡散を起こし、界面近傍を中心に高抵抗の領域が形成され、配線抵抗が上昇してしまう。また、熱処理時の基板 30 からゲート電極 31 への不純物の拡散は TFT の特性のばらつきの原因となる。このような問題に対し、キャップ層 21 には窒素を含有した Ti（以下 TiN と記す）を用いたり、基板 30 と Al 配線層 17 の間には SiO 膜（図示せず）を形成し、ブロック層とする方法が開示されているが、例えばドライエッチング法によりエッチングする場合 TiN は Al に比べエッチングレートが低いのでオーバーハングが形成されてしまい、このオーバーハングは、後に配線層上に絶縁膜を形成する際にその下の Al 材料層の側部にボイド（空隙）ができて絶縁膜の絶縁性能が悪化する原因となる。また SiO 膜を形成することは、そのための成膜装置が別に必要になると同時に工程増となるため、製造コストの上昇に通じる。ソース・ドレイン電極 32、33 においても、前述

の相互拡散による抵抗上昇が起こる。

【0004】更に、特定のエッチング液で三層構造の配線を一括エッチングする方法は経済的であり広く用いられているが、この場合には以下に示す問題がある。すなわち、一般的に、ゲート絶縁膜 35 のようにプラズマ CVD 法により形成された膜は段差部で図 3 に破線 36 で示したようにクラックが入りやすく、ソース・ドレイン電極をエッチングする際、このクラックから薬液がゲート電極層にまでしみこみ、ゲート電極層に欠陥を生じてしまう。これは、ゲート電極とソース・ドレイン電極層で同一の材料が用いられる場合には特に深刻である。これに対しても、TiN 等で Al 配線を挟み込む構造が開示されており、この場合ドライエッチング法で配線形成可能なため薬液のしみこみの問題は回避可能だが、オーバーハング形状の問題は回避できないので品質の低下は免れない。

【0005】

【発明が解決しようとする課題】以上のような問題点を鑑み、本発明は、容易に製作可能で Al、Cu 等の低抵抗材料をキャップ層とともに用いたときに生じる抵抗上昇がなく、且つオーバーハングのない配線構造を備えるとともに、エッチング液の浸透による配線ダメージのない薄膜トランジスタと、その製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】このような本発明の目的は、Al 及び Cu より選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al 及び Cu より選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、Ti、Mo、W、Cr、Al 及び Cu より選ばれた金属又は又はこれらの金属の合金に窒素を含有させた材料の上層配線層とで挟んだ積層配線構造を使用し、且つ、下層配線層と上層配線層とで異なる金属又は合金を用いることで達成することができる。

【0007】あるいは、上記の目的は、Al 及び Cu より選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al 及び Cu より選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、この下層配線層と同一の金属又は合金に窒素を含有させた材料の上層配線層とで挟んだ積層配線構造を使用し、且つ、下層配線層と上層配線層の材料の含有する窒素量を異なるものとする事で達成することができる。

【0008】従って、第一の側面において、本発明の薄膜トランジスタ（TFT）は、絶縁性基板上に少なくともゲート電極及びこれに接続された走査線、ゲート絶縁膜、半導体層、ソース・ドレイン電極及びこれに接続された信号線を配した薄膜トランジスタであって、（1）ゲート電極及び／又は走査線と、（2）ソース・ドレイン

ン電極及び／又は信号線のうち少なくとも一方は、Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の上層配線層とで挟んだ積層構造を含み、且つ、この積層構造の下層配線層と上層配線層で用いられる金属又は合金が異なっていることを特徴とする。

【0009】第二の側面において、本発明の薄膜トランジスタは、絶縁性基板上に少なくともゲート電極及びこれに接続された走査線、ゲート絶縁膜、半導体層、ソース・ドレイン電極及びこれに接続された信号線を配した薄膜トランジスタであって、(1)ゲート電極及び／又は走査線と、(2)ソース・ドレイン電極及び／又は信号線のうち少なくとも一方は、Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、この下層配線層と同一の金属又は合金に窒素を含有させた材料の上層配線層とで挟んだ積層構造を含み、且つ、この積層構造の下層配線層と上層配線層の材料の含有する窒素量が異なっていることを特徴とする。

【0010】上述の本発明の薄膜トランジスタは、前記積層構造の下層配線層材料膜、主配線層材料膜及び上層配線層材料膜を順次成膜し、得られた積層膜をパターンニングして、当該積層構造の配線層を形成する工程を含む方法により製造される。

【0011】

【発明の実施の形態】本発明では、基板として任意の絶縁性基板を使用することができる。例えば、本発明のTFTを液晶表示装置で使用する場合には、絶縁性基板として透明なガラス基板等を使用すればよい。

【0012】本発明のTFTは、そのような絶縁性基板上に、少なくともゲート電極及びこれに接続された走査線、ゲート絶縁膜、半導体層、ソース・ドレイン電極及びこれに接続された信号線を配したものである。ソース・ドレイン電極の上には、最終保護膜として絶縁膜が設けられることがある。また、液晶表示装置で使用するTFTの場合には、このほかに画素電極が設けられる。

【0013】上記のように、ゲート電極には走査線が接続されるが、本明細書において単に「ゲート電極」又は「ゲート配線」という語を用いる場合、それはゲート電極とこれに接続する配線（走査線）を含むものである。そして本発明においてはゲート電極と走査線のどちらか一方を本発明の積層構造とすることができ、あるいはゲート電極と走査線の両方を本発明の積層構造としてもよい。同様に、ソース・ドレイン電極には信号線が接続さ

れ、本明細書において単に「ソース・ドレイン電極」又は「ソース・ドレイン配線」という語を用いる場合、それはソース・ドレイン電極とこれに接続する配線（信号線）を含むものであり、そして本発明においてはソース・ドレイン電極と信号線のどちらか一方を本発明の積層構造とすることができ、あるいは両方を本発明の積層構造とすることもできる。また、本明細書において本発明の積層構造を持つものとして単に「電極」あるいは「配線」という語を使用する場合にも、それらは電極とそれに接続する配線の両方を意味するものと解される。本発明の積層構造の電極（配線）は、低抵抗化に有効なものであり、そのため走査線や信号線にとってより有利なものとなる。

【0014】本発明のTFTにおいては、ゲート電極及び／又は走査線か、ソース・ドレイン電極及び／又は信号線か、あるいはそれらの両方を、(a) Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の上層配線層とで挟んだ積層構造を有し、且つ、この積層構造の下層配線層と上層配線層で使用する金属又は合金を異なるものとするか、あるいは、(b) Al及びCuより選ばれた金属又はこれを主成分とする合金から形成した主配線層を、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料の下層配線層と、この下層配線層と同一の金属又は合金に窒素を含有させた材料の上層配線層とで挟んだ積層構造を有し、且つ、この積層構造の下層配線層と上層配線層の材料の含有する窒素量を異なるものとする。

【0015】主配線層の材料としては、AlもしくはAlと他の金属との合金、又はCuもしくはCuと他の金属との合金を使用することができる。

【0016】一方、主配線層を挟み、且つそれと接触する下層配線層及び上層配線層の材料としては、Ti、Mo、W、Cr、Al及びCuより選ばれた金属又はこれらの金属の合金に窒素を含有させた材料を使用する。この場合の合金は、Ti、Mo、W、Cr、Al及びCuのうちの2種以上の金属の合金である。更に、下層配線層と上層配線層の材料の金属又は合金は、窒素を含有することが必要である。本発明においてこのように窒素を含有する金属又は合金は、一般的には窒化物とみなすことができる材料である。これらの材料における窒素含有量は、熱処理時の拡散による配線抵抗の有意の上昇を防ぐのに有効な量であればよく、使用する材料と熱処理温度等の条件に応じて適宜決定すればよい。

【0017】Ti、Mo、W、Cr、Al及びCu等の金属又はそれらの合金の窒化物は、加熱による拡散に対

するブロック性が高いので、ゲート配線あるいはソース・ドレイン配線形成後の工程の熱処理にさらされても、抵抗上昇のない高品位の配線を得るのを可能にする。図2は、各種金属及び窒化物の膜と積層膜を320℃でアニール後の抵抗上昇率を、四探針比抵抗測定器で室温にて測定したデータを示している。

【0018】この結果によると、Tiはアニール時間が長くなるに従い抵抗が著しく上昇することが分かる。これは、時間とともに酸化が進行し抵抗が上昇したためと思われる。一方、Alは表面は酸化されるが内部に酸化が進行しないため、抵抗は一定のままである。これに対し、Al/Tiの積層膜（空気にさらされて酸化作用を受ける側がTi膜）は両者の中間の上昇率を示し、表面のTiの酸化により上昇した抵抗値ともAlの抵抗値とも異なる値を示す。また、このAl/Ti積層膜の抵抗上昇は真空中で加熱した場合でも発生し、Tiの酸化と無関係であることが判明した。これらの結果に対して、AlとTiN又はMoNを積層したサンプルは、加熱時間と関係なく元の抵抗値を維持することが判明した。

【0019】ここに挙げたTi、Mo、W、Cr、Al及びCu等の金属又はそれらの合金の窒化物は、窒素の含有量を変化させることにより、特定のエッチャントに対するエッチングレートを変化させることができる。すなわち、これらの金属又は合金の窒素含有量が増加すると、特定のエッチング液に対するエッチングレートは低下する。ドライエッチングについては、窒素含有量とエッチングレートとの間にウェットエッチングの場合のような一般的な法則性は認められないが、所定の金属又は合金については、窒素含有量とエッチングレートとの間に一定の相関関係が見いだされる。また、これらの金属又は合金の窒化物の特定のエッチャントによるウェットエッチングやドライエッチングにおける選択性はその窒化物のもとになった金属又は合金と変わらず、金属又は合金がエッチングされるエッチャントにはその窒化物もエッチングされる。そこで、本発明では、これらの特性を組み合わせることによって、上層配線層、主配線層及び下層配線層のエッチングされる量を、より上の層の材料のエッチング量が下の層の材料のエッチング量と同じかあるいはそれより多くなるように選択することにより、オーバーハングの形成を防止する。

【0020】このようにして、本発明によれば、主配線層とこれに接触する下層配線層及び上層配線層との間の熱拡散が防止されるため、形成した配線の抵抗が上昇することはなく、また、形成した配線形状にオーバーハングは認められなくなり、信頼性の高いTFETの提供が可能になる。更に、本発明による積層ソース・ドレイン電極の形成に際しては、上層配線層と下層配線層の組み合わせを適宜選択することにより、ウェットエッチングを用いた場合に下層配線層をエッチングストッパーとして利用することができ、下層配線（ゲート配線）へのダメ

ージを防止することが可能となる。

【0021】本発明の積層構造の配線に用いられる各材料用のエッチャントは、当該技術分野において周知であり、実際に使用する材料に応じて適宜選ぶことができる。

【0022】本発明においては、AlもしくはCu又はそれらの一方を主成分とする合金から作られる主配線層に接触する層として、熱拡散のブロックに有効な上述の窒素を含む下層配線層と上層配線層を備えた三層構造を含む配線を用いることが必須である。そして本発明においては、このような三層構造の配線の上（すなわち上述の上層配線層の上）又は下（すなわち上述の下層配線層の下）に、あるいはそれらの両方に、更に別の層を設けた積層構造の配線としても差し支えない。例えば、ガラス基板上に液晶表示装置用のTFETを製作する場合、製造方法によっては、ソース・ドレイン電極に接続された信号線の下に非晶質シリコン層が存在する場合があります、この場合の信号線はこの非晶質シリコン層の上に上述の三層構造が設けられた四層からなる積層構造となる。

【0023】本発明のTFETにおける積層配線は、ゲート電極を構成するものであってもよく、あるいはソース・ドレイン電極を構成するものであってもよい。

【0024】また、本発明の積層配線における材料の組み合わせは様々であるが、例えば、主配線層材料としてAl又はAl合金を使用し、そして下層配線層材料として窒素を含有するAl又はAl合金、上層配線層材料として窒素を含有するMo又はMoと例えばTiとの合金等を使用することができる。下層配線層に窒素を含有するAl又はAl合金を使用する積層配線は、特にゲート電極用に好適である。

【0025】また、本発明の積層構造の配線を形成するやり方にも、様々なものが考えられる。例えば、積層構造を形成する三つの層（上層配線層、主配線層及び下層配線層）を同一のエッチャントで一括にエッチングしてもよく、あるいは三層を順次それぞれ別個のエッチャントでエッチングしてもよく、あるいは三層のうちの二つを同じエッチャントでエッチングし、もう一つをそれとは異なるエッチャントでエッチングしてもよい。後者の例としては、上層及び主配線層を同一のエッチャントで、そして下層配線層を別のエッチャントでエッチングするものを挙げることができ、具体的な例として、Mo系の材料の上層配線層とAl系材料の主配線層をリン酸系のエッチャントでウェットエッチングし、Ti系材料の下層配線層を塩素系ガスでドライエッチングする例を挙げることができる。この場合には、本発明の三層構造の配線をソース・ドレイン電極として形成する場合においても、Ti系材料の下層配線層がウェットエッチングの際のエッチングストッパーとして働いて、ゲート絶縁膜へのエッチング液の浸透を防止することが可能であり、非常に有利である。このように、下層配線層を主配

線層のエッチングの際のエッチングストッパーとして働くことのできる材料から形成するようにすれば、主配線層のエッチングをウェットエッチングとすることができ、Ti系材料の上層配線層を用いた場合にもこのオーバーハングの形成を防ぎながら、且つ下層配線層へのエッチング液の浸透を防ぎながら、Al系材料の主配線層を形成することが可能である。

【0026】

【実施例】次に、実施例により本発明を更に説明する。

【0027】【実施例1】この例は、TF Tのゲート電極に本発明を適用した場合を説明するものである。まず、図3(a)に示すように、ガラス製の絶縁性基板30の上に、窒素を含有するAl層1を約50nm成膜した。この成膜は、通常のスパッタ法を用いてArガスにN₂ガスを約4:1の比率で混合したガスを導入して行った。こうして形成した窒素を含むAl層1の上に、更にAl層2を約150nm成膜し、次に窒素を含有するMo層3を50nm成膜した。窒素を含有するMo層3の成膜は、通常のスパッタ法を用いてArガスにN₂ガスを約9:1の比率で混合したガスを導入して行った。

【0028】こうして形成した三層膜の上にレジスト材料を塗布し、続いて露光及び現像を行って、図3(b)に示したように所望パターンのレジスト層4を形成した。次に、図3(c)に示したように、レジスト層4をマスクにしてウェットエッチング法により三層膜をエッチングした。エッチング液としては、リン酸、酢酸、硝酸を混合した通常のAlエッチング液を用いた。その後、レジスト層4を剥離除去して、図3(d)に示した三層構造のゲート電極40を完成した。

【0029】こうして形成したゲート電極40を、走査型電子顕微鏡(SEM)で観察したところ、図3(d)に概略的に示したとおりの、オーバーハングのない階段状の側面を有する構造であることが確認された。完成したゲート電極40の電気抵抗は、先に図2を参照して説明したのと同様に、熱処理を施した後においてもAlと同等の値であった。

【0030】【実施例2】この例は、TF Tのゲート電極に本発明を適用したもう一つの例である。図4(a)に示したように、ここではまず窒素を含有するMo層5を約50nm成膜した。この成膜は、通常のスパッタ法を用いてArガスにN₂ガスを約6:4の比率で混合したガスを導入して行った。形成した窒素含有Mo層5の上に、更にAl層6を約150nm成膜し、次に窒素を含有するMo層7を50nm成膜した。このMo層7の成膜は、通常のスパッタ法を用いてArガスにN₂ガスを約9:1の比率で混合したガスを導入して行った。続いて、形成した三層膜を実施例1で説明したのと同じやり方でパターニングして、図4(b)に示した三層構造のゲート電極41を得た。

【0031】こうして形成したゲート電極41を、SE

Mで観察したところ、図4(b)に概略的に示したとおりの、オーバーハングのない階段状の側面を有する構造であることが確認された。このゲート電極41の電気抵抗は、熱処理を施した後においてもAlと同等であった。

【0032】実施例1と2は三層構造の配線(ゲート配線)の例であるが、抵抗上昇を防止する目的のためには、上述のとおり到低抵抗層であるAlの主配線層と接する層が窒素を含有する金属又は合金層であればよく、本発明の積層配線においてはこのような窒素含有層の下(下層配線層の場合)あるいは上(上層配線層の場合)に更に別の層が存在しても差し支えない。

【0033】【実施例3】この例は、TF Tのソース・ドレイン電極に本発明を適用した場合を説明するものである。図5(a)に示したように、実施例1に従って形成したゲート電極40上に、ゲート絶縁膜51(CVD法で形成したシリコン窒化膜)、半導体層52(CVD法で形成した非晶質シリコン膜)、チャネル保護膜53(CVD法で形成したシリコン窒化膜を選択的に除去して形成したもの)を順次形成した後、コンタクト層となるn+型の非晶質Si層54をCVD法で形成した。ここまでの工程は、先に示した実施例1と従来技術の組み合わせにより行うことができる。

【0034】次に、図5(b)に示したように、n+型非晶質Si層54の上に、この非晶質Si層54と接する側の一部にのみ窒素を含有するTi層55を約50nm成膜した。この成膜は、通常のスパッタ法を用いて、初期の20nmはArガスのみでTi層(図示せず)を形成し、続いてArガスにN₂ガスを約1:1の比率で混合したガスを導入して窒素を含有するTi層(図示せず)を形成するようにして行った。こうして作った一部にのみ窒素を含有するTi層55の上に、更にスパッタ法でAl-Nd合金層56を約150nm成膜し、次に窒素を含有するMo層57を50nm成膜した。この窒素含有Mo層57の成膜は、通常のスパッタ法を用いてArガスにN₂ガスを約9:1の比率で混合したガスを導入して行った。続いて、最上層の窒素含有Mo層57の上に、レジスト材料を塗布し、露光及び現像を行って、図5(c)に示したように所望パターンのレジスト層58を形成した。

【0035】次に、レジスト層58をマスクにし、リン酸、酢酸、硝酸を混合した通常のAlエッチング液を用いたウェットエッチングを行った。このウェットエッチングでは、図6(a)に示したように、上層の窒素含有Mo層57と主配線層(低抵抗層)のAl-Nd合金層56のみが除去され、下層の一部に窒素を含有するTi層55は除去されない。次いで、この一部に窒素を含有するTi層55とその下のn+型非晶質シリコン層54を、塩素系ガスをを用いたドライエッチング法により一括エッチングした(図6(b))。続いて、レジスト層5

8を剥離除去して、図6(c)に示したソース・ドレイン電極61、62を完成した。なお、Alは塩素系ガスによりエッチングされるが、この例の積層構造配線(ソース・ドレイン配線)の主配線層材料として用いたAl-Nd合金は表面に析出したNdにより塩素系ガスによるエッチングが阻止されるため、エッチング後に形成されたソース・ドレイン電極61、62は図示のとおりオーバーハング形状にならなかった。

【0036】この例におけるように、積層構造のソース・ドレイン電極の下層としての金属層をソース・ドレイン電極の主配線層のエッチングの際のエッチングストッパーとして用いれば、この下層の金属層のようなスパッタ法で形成したものにはCVD法で形成した絶縁膜に見られるようなクラックがないため、主配線層のパターニングをウェットエッチング法で行った場合においても、下層へのエッチング液の浸透に起因するゲート配線の断線は確実に抑制される。またエッチングストッパーとして活用された窒素を含有するTi層のエッチングはその下の半導体層のエッチングと同時に行われるので、工程増にもならない。

【0037】このようにして、この例においては、図6(c)に示すオーバーハングのない、低抵抗のソース・ドレイン電極61、62が、ゲート層40にダメージを与えることなく形成できた。

【0038】更に、図6(c)のソース・ドレイン電極61、62上に最終保護膜を形成し、この膜に形成した開口部を通じてソース電極61に接続する画素電極を形成して、一般的な構造を図1を参照して説明した液晶表示装置用のTFTを製造することも可能であるが、そのための最終保護膜形成工程も画素電極形成工程も当該技術分野において周知であり、ここで詳細に説明するまでもない。

【0039】また、上記の例においては、逆スタガ型チャネルプロテクトタイプのTFTを例に本発明を説明したが、本発明は逆スタガ型チャネルエッチタイプのTFTに適用することも、あるいはスタガ型のTFTに適用

することもできることは、容易に理解されよう。

【0040】以上のように、本発明によれば低抵抗且つオーバーハングのない配線構造を得ることができ、更にゲート配線においてはガラス基板からの不純物の拡散を防止でき、ソース・ドレイン配線においては下部のゲート配線へのダメージのない配線も形成可能である。従って、高精細液晶表示装置における配線抵抗上昇によるTFT駆動能力の低下、エッチング形状不良による信頼性低下を防止でき、品質、信頼性の向上に大きく寄与するものである。

【図面の簡単な説明】

【図1】従来技術によるTFTを説明する図である。

【図2】各種配線材料のアニール時間と抵抗上昇率との関係を示すグラフである。

【図3】実施例1の製造工程を説明する図である。

【図4】実施例2の製造工程を説明する図である。

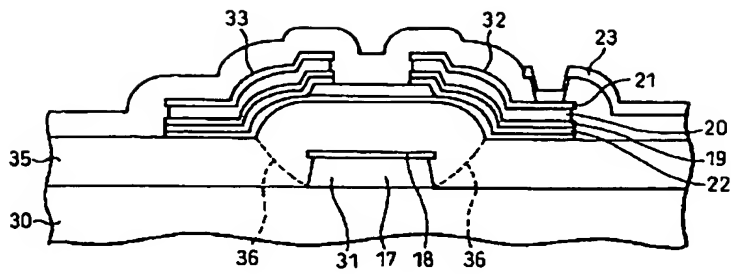
【図5】実施例3の製造工程の前半を説明する図である。

【図6】実施例3の製造工程の前半を説明する図である。

【符号の説明】

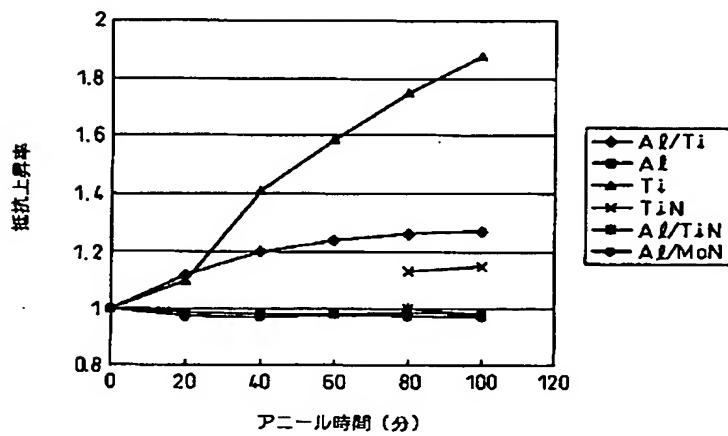
- 1…窒素含有Al層
- 2、6…Al層
- 3、5、7、57…窒素含有Mo層
- 23…画素電極
- 30…基板
- 31、40、41…ゲート電極
- 32、61…ソース電極
- 33、62…ドレイン電極
- 35、51…ゲート絶縁膜
- 52…半導体層
- 53…チャネル保護膜
- 54…非晶質Si層
- 55…窒素含有Ti層
- 56…Al-Nd合金層
- 58…レジスト層

【図 1】

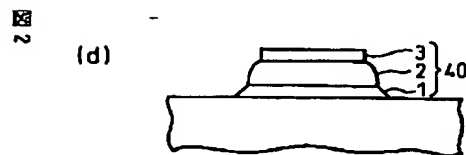
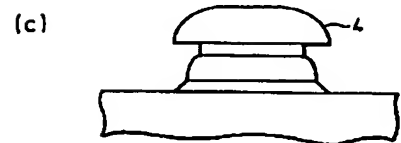
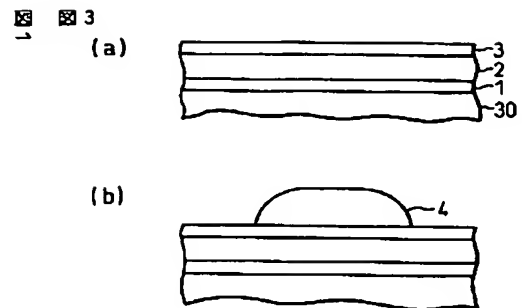


23…画素電極 32…ソース電極
30…基板 33…ドレイン電極
31…ゲート電極 35…ゲート絶縁膜

【図 2】

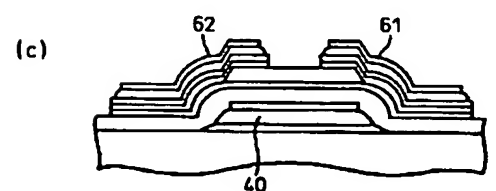
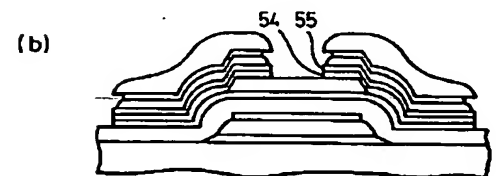
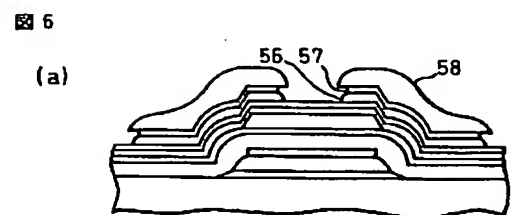


【図 3】



1…含窒素Al層
2…Al層
3…含窒素Mo層
40…ゲート電極

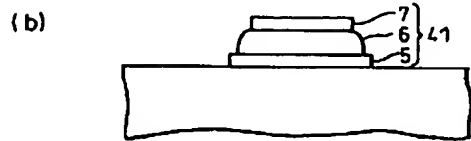
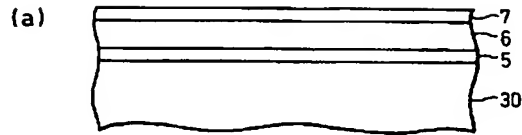
【図 6】



61…ソース電極
62…ドレイン電極

【図 4】

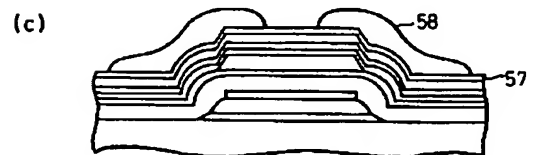
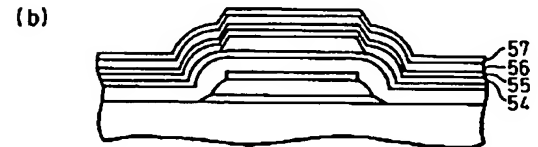
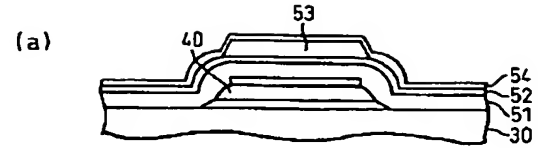
図 4



5…含窒素Mo層
6…Al層
7…含窒素Mo層
41…ゲート電極

【図 5】

図 5



51…ゲート絶縁膜
52…半導体層
53…チャネル保護膜
54…非晶質Si層
55…含窒素Ti層
56…Al-Nd合金層
57…含窒素Mo層
58…レジスト層

フロントページの続き

(72)発明者 能登 秀樹
神奈川県川崎市中原区上小田中 4 丁目 1 番
1 号 富士通株式会社内
(72)発明者 喜田 哲也
神奈川県川崎市中原区上小田中 4 丁目 1 番
1 号 富士通株式会社内

F ターム (参考) 2H092 GA17 GA25 GA34 HA06 HA16
JA24 JA34 JA37 JA41 JB22
JB31 KA05 MA05 MA12 MA18
MA19 NA27 NA28 PA01
5F033 HH07 HH08 HH09 HH18 KK05
KK07 KK08 KK09 KK18 PP15
QQ11 QQ19 RR06 SS11 TT02
UU05 VV15
5F110 AA26 CC07 DD02 EE02 EE03
EE04 EE06 EE15 EE44 FF03
FF29 HK02 HK03 HK04 HK06
HK09 HK16 HK22 HK33 HK34
NN03 NN12 NN24 QQ05